

ЦИФРО-АНАЛОГОВЫЕ ПРЕОБРАЗОВАТЕЛИ

Цифро-аналоговый преобразователь (ЦАП) предназначен для преобразования числа, заданного, как правило, в виде двоичного кода, в напряжение или ток, пропорциональные значению цифрового кода. Техника построения цифро-аналоговых преобразователей весьма разнообразна. На рис. 1 представлена классификация ЦАП по схемотехническим признакам. Кроме этого, ИМС цифро-аналоговых преобразователей классифицируются и по другим признакам, среди которых можно отметить:

- по виду выходного сигнала: с токовым выходом и выходом в виде напряжения;
- по типу цифрового интерфейса: с последовательным вводом и с параллельным вводом входного кода.

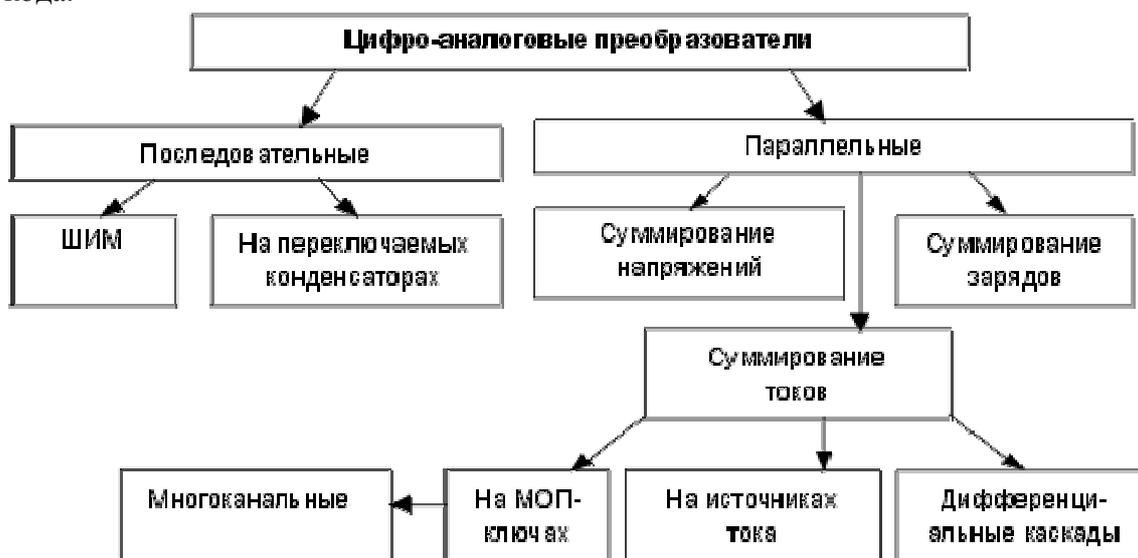


Рис.1.Классификация ЦАП

ЦАП с широтно-импульсной модуляцией (ШИМ)

В том случае, если не требуется высокое быстродействие, цифро-аналоговое преобразование может быть очень просто осуществлено с помощью широтно-импульсной модуляции (ШИМ). Схема ЦАП с ШИМ приведена на рис.2.

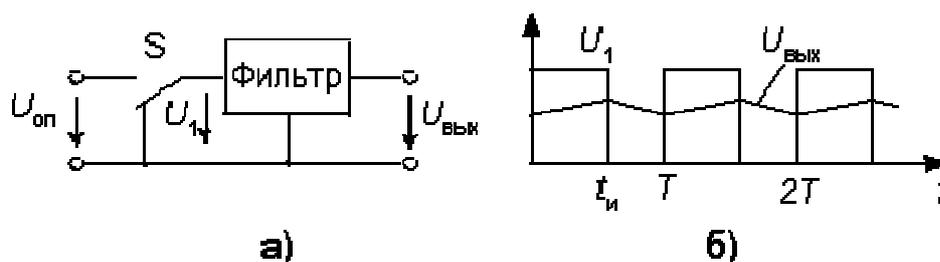


Рис.2. ЦАП с широтно-импульсной модуляцией

Выход ШИМ управляет ключом S. В зависимости от заданной разрядности преобразования формируется последовательность импульсов, относительная длительность которых $\gamma = t_{и}/T$ определяется соотношением $\gamma = D/2^N$, где N – разрядность преобразования, D – преобразуемый код. Фильтр нижних частот сглаживает импульсы, выделяя среднее значение напряжения. В результате выходное напряжение преобразователя $U_{вых} = \gamma U_{оп} = DU_{оп}/2^N$. Рассмотренная схема обеспечивает почти идеальную линейность преобразования, не содержит прецизионных элементов (за исключением источника опорного напряжения). Основным ее недостатком – низкое быстродействие.

Последовательный ЦАП на переключаемых конденсаторах

Рассмотренная выше схема ЦАП с ШИМ вначале преобразует цифровой код во временной интервал, который формируется с помощью двоичного счетчика квант за квантом, поэтому для получения N -разрядного преобразования необходимы 2^N временных квантов (тактов). Схема последовательного ЦАП, приведенная на рис.3, позволяет выполнить цифро-аналоговое преобразование за значительно меньшее число тактов.

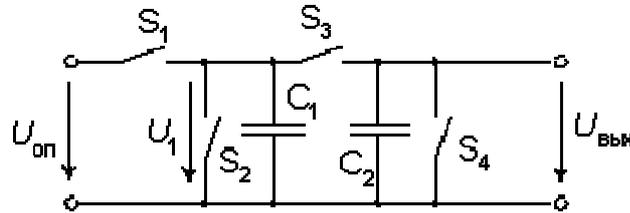


Рис.3. Схема последовательного ЦАП на переключаемых конденсаторах.

В этой схеме емкости конденсаторов C_1 и C_2 равны. Перед началом цикла преобразования конденсатор C_2 разряжается ключом S_4 . Входное двоичное слово задается в виде последовательного кода. Его преобразование осуществляется последовательно, начиная с младшего разряда d_0 . Каждый такт преобразования состоит из двух полутактов. В первом полутакте конденсатор C_1 заряжается до опорного напряжения $U_{оп}$ при $d_0=1$ посредством замыкания ключа S_1 или разряжается до нуля при $d_0=0$ путем замыкания ключа S_2 . Во втором полутакте при разомкнутых ключах S_1 , S_2 и S_4 замыкается ключ S_3 , что вызывает деление заряда пополам между C_1 и C_2 . В результате получаем

$$U_1(0) = U_{вых}(0) = (d_0/2)U_{оп}$$

Пока на конденсаторе C_2 сохраняется заряд, процедура заряда конденсатора C_1 должна быть повторена для следующего разряда d_1 входного слова. После нового цикла перезарядки напряжение на конденсаторах будет

$$U_{вых}(1) = U_1(1) = \frac{(d_1 + d_0/2)U_{оп}}{2} = \frac{(2d_1 + d_0)U_{оп}}{4}$$

Точно также выполняется преобразование для остальных разрядов слова. В результате для N -разрядного ЦАП выходное напряжение будет равно

$$U_{вых}(N-1) = U_1(N-1) = \frac{U_{оп}}{2^N} \sum_{k=0}^{N-1} d_k 2^k = \frac{U_{оп}}{2^N} D$$

Если требуется сохранять результат преобразования продолжительное время, к выходу схемы следует подключить УВХ. После окончания цикла преобразования следует провести цикл выборки, перевести УВХ в режим хранения и вновь начать преобразование. Таким образом, представленная схема выполняет преобразование входного кода за $2N$ квантов, что значительно меньше, чем у ЦАП с ШИМ. Здесь требуется только два согласованных конденсатора небольшой емкости. Конфигурация аналоговой части схемы не зависит от разрядности преобразуемого кода. Однако по быстродействию последовательный ЦАП значительно уступает параллельным цифро-аналоговым преобразователям, что ограничивает область его применения.

ЦАП с суммированием напряжений

Схема восьмиразрядного преобразователя с суммированием напряжений приведена на рис.4. Основу преобразователя составляет цепь из 256 резисторов равного сопротивления, соединенных последовательно. Вывод W через ключи $S_0 \dots S_{255}$ может подключаться к любой точке этой цепи в зависимости от входного числа. Входной двоичный код D преобразуется дешифратором 8×256 в унитарный позиционный код, непосредственно управляющий ключами. Если приложить напряжение U_{AB} между выводами A и B , то напряжение между выводами W и B составит $U_{WB} = U_{AB} D$

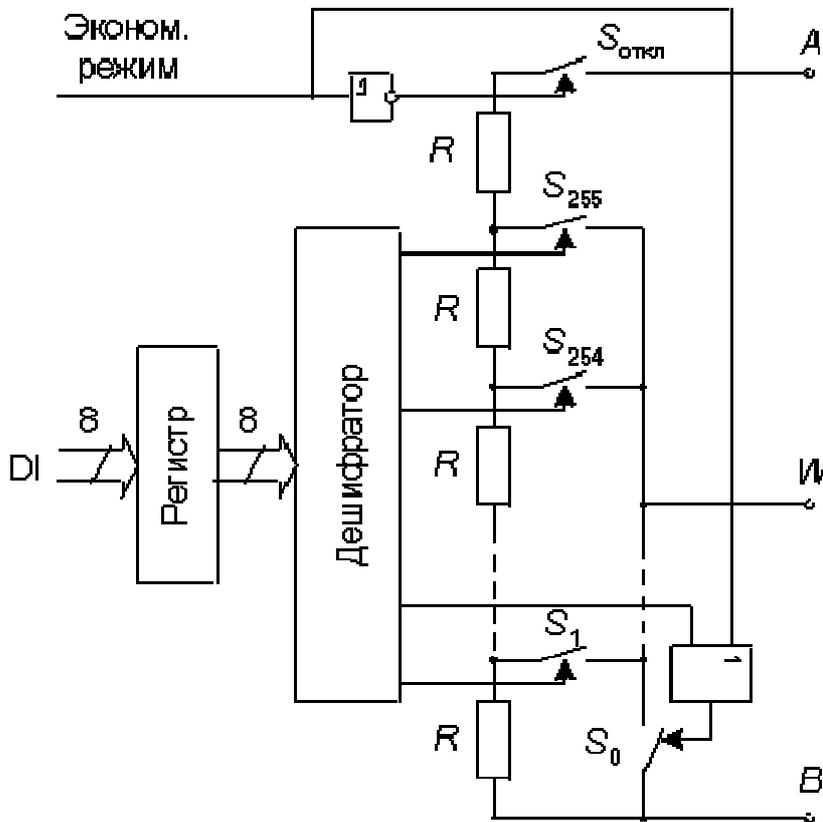


Рис.4. Блок-схема ЦАП с суммированием напряжений.

Достоинством данной схемы является малая дифференциальная нелинейность и гарантированная монотонность характеристики преобразования. Ее можно использовать в качестве резистора, подстраиваемого цифровым кодом. При подаче активного уровня на вход “Экономичный режим” происходит размыкание ключа $S_{откл}$ и замыкание ключа S_0 . ИМС имеет вход сброса, которым ЦАП можно установить на середину шкалы. Недостаток схемы – необходимость изготавливать на кристалле большое количество (2^N) согласованных резисторов. Тем не менее, в настоящее время выпускаются 8-ми, 10-ти и 12-ти разрядные ЦАП данного типа с буферными усилителями на выходе.

ЦАП с суммированием заряда

Параллельный ЦАП на переключаемых конденсаторах основан на методе суммирования заряда. Основой ЦАП этого типа является матрица конденсаторов, емкости которых соотносятся как целые степени двух. Схема простого варианта такого преобразователя приведена на рис.5. Емкость k -го конденсатора матрицы определяется соотношением

$$C_k = 2^k C_0.$$

Цикл преобразования состоит из двух фаз. В первой фазе ключи $S_0 \dots S_{N-1}$ находятся в левой позиции. Ключ сброса $S_{сб}$ замкнут. При этом все конденсаторы разряжены. Во второй фазе ключ сброса $S_{сб}$ размыкается. Если k -й бит входного N -разрядного слова $d_k = 1$, то соответствующий ключ

S_k переключается в правую позицию, подключая нижнюю обкладку конденсатора к источнику опорного напряжения, или остается в левой позиции, если $d_k=0$. Суммарный заряд конденсаторов матрицы с учетом составит

$$q = U_{\text{оп}} \sum_{k=0}^{N-1} C_k d_k = U_{\text{оп}} C_0 \sum_{k=0}^{N-1} 2^k d_k = U_{\text{оп}} C_0 D$$

Равный заряд получает и конденсатор C в обратной связи ОУ. При этом выходное напряжение ОУ составит $U_{\text{вых}} = -q/C$, или

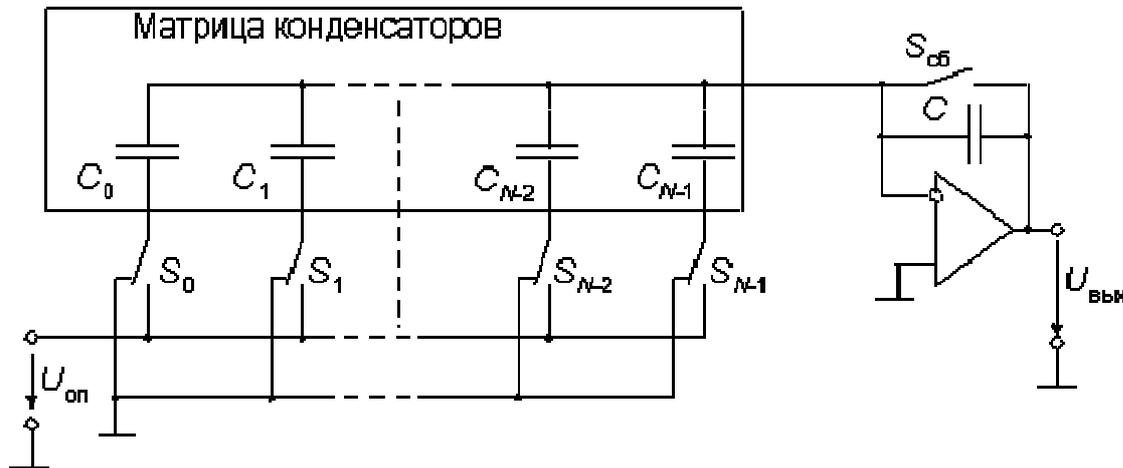


Рис.5. Параллельный ЦАП на коммутируемых конденсаторах

Для хранения результата преобразования (постоянного напряжения) в течении продолжительного времени к выходу ЦАП этого типа следует подключить устройство выборки-хранения. Хранить выходное напряжение неограниченное время преобразователи на коммутируемых конденсаторах не могут из-за утечки заряда. Поэтому они применяются, в основном, в составе аналого-цифровых преобразователей. Другим недостатком является большая площадь кристалла ИМС, занимаемая подобной схемой.

ЦАП с суммированием весовых токов

Большинство схем параллельных ЦАП основано на суммировании токов, сила каждого из которых пропорциональна весу цифрового двоичного разряда, причем должны суммироваться только токи разрядов, значения которых равны 1. Пусть, например, требуется преобразовать двоичный четырехразрядный код в аналоговый сигнал тока. У четвертого, старшего значащего разряда (СЗР) вес будет равен $2^3=8$, у третьего разряда – $2^2=4$, у второго – $2^1=2$ и у младшего (МЗР) – $2^0=1$. Если вес МЗР $I_{\text{МЗР}}=1$ мА, то $I_{\text{СЗР}}=8$ мА, а максимальный выходной ток преобразователя $I_{\text{вых.макс}}=15$ мА и соответствует коду 1111₂. Понятно, что коду 1001₂, например, будет соответствовать $I_{\text{вых}}=9$ мА и т.д. Следовательно, требуется построить схему, обеспечивающую генерацию и коммутацию по заданным законам точных весовых токов. Простейшая схема, реализующая указанный принцип, приведена на рис.6.

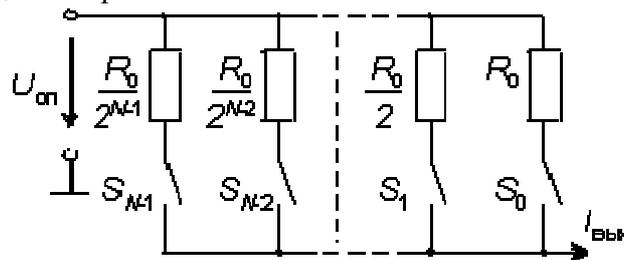


Рис.6. Резистивная матрица ЦАП с весовыми резисторами.

Сопротивления резисторов выбирают так, чтобы при замкнутых ключах через них протекал ток, соответствующий весу разряда. Ключ должен быть замкнут тогда, когда соответствующий ему бит входного слова равен единице. Выходной ток определяется соотношением

$$I_{\text{ВЫХ}} = \frac{U_{\text{ОП}}}{R_0} \sum_{k=0}^{N-1} d_k 2^k = \frac{U_{\text{ОП}}}{R_0} D$$

При высокой разрядности ЦАП токозадающие резисторы должны быть согласованы с высокой точностью. Наиболее жесткие требования по точности предъявляются к резисторам старших разрядов, поскольку разброс токов в них не должен превышать тока младшего разряда. Поэтому разброс сопротивления в k -м разряде должен быть меньше, чем

$$\Delta R / R = 2^{-k}$$

Из этого условия следует, что разброс сопротивления резистора, например, в четвертом разряде не должен превышать 3%, а в 10-м разряде – 0,05% и т.д.

Рассмотренная схема при всей ее простоте обладает целым рядом недостатков. Во-первых, при различных входных кодах ток, потребляемый от источника опорного напряжения (ИОН), будет различным, а это повлияет на величину выходного напряжения ИОН. Этот недостаток может быть устранен за счет использования переключателей Sk , обеспечивающих подключение резисторов к нулевой шине при значении соответствующего разряда, равного нулю. Во-вторых, значения сопротивлений весовых резисторов могут различаться в тысячи раз, а это делает весьма затруднительной реализацию этих резисторов в полупроводниковых ИМС. Кроме того, сопротивление резисторов старших разрядов в многоразрядных ЦАП может быть соизмеримым с сопротивлением замкнутого ключа, а это приведет к погрешности преобразования. В-третьих, в этой схеме к разомкнутым ключам прикладывается значительное напряжение, что усложняет их построение.

Резистивная матрица R-2R

Эти недостатки устранены в резистивных матрицах типа R-2R. Такая матрица разработана фирмой Analog Devices в 1973 году, которая в настоящее время является по существу промышленным стандартом. Указанная схема представлена на рис.7.

В этой схеме задание весовых коэффициентов ступеней преобразователя осуществляют посредством последовательного деления опорного напряжения с помощью резистивной матрицы R-2R постоянного импеданса. Выходные токи схемы определяются соотношениями

$$I_{\text{ВЫХ}} = \frac{U_{\text{ОП}}}{R \cdot 2^N} \sum_{k=0}^{N-1} d_k 2^k = \frac{U_{\text{ОП}}}{R \cdot 2^N} D$$

$$I'_{\text{ВЫХ}} = \frac{U_{\text{ОП}}}{R \cdot 2^N} \sum_{k=0}^{N-1} \bar{d}_k 2^k = \frac{U_{\text{ОП}}}{R \cdot 2^N} \bar{D}$$

а входной ток

$$I_{\text{ВХ}} = I_{\text{ВЫХ}} + I'_{\text{ВЫХ}} + \frac{U_{\text{ОП}}}{R \cdot 2^N} = \frac{U_{\text{ОП}}}{R}$$

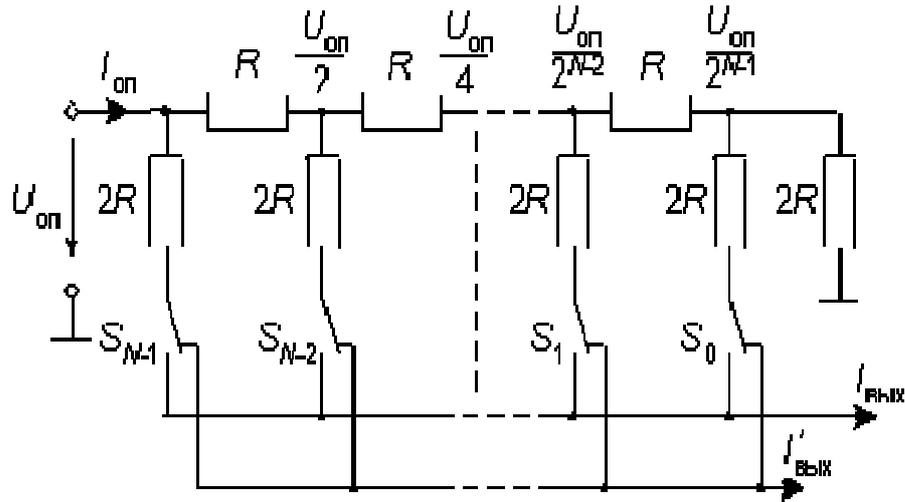


Рис.7. ЦАП на резистивной матрице R-2R.

Поскольку нижние выводы резисторов $2R$ матрицы при любом состоянии переключателей S_k соединены с общей шиной схемы через низкое сопротивление замкнутых ключей, напряжения на ключах всегда небольшие, в пределах нескольких милливольт. Это упрощает построение ключей и схем управления ими и позволяет использовать опорное напряжение из широкого диапазона, в том числе и различной полярности.

В биполярных ЦАП для переключения тока наиболее часто используются ненасыщаемые дифференциальные пары транзисторов, как показано на рис.8.

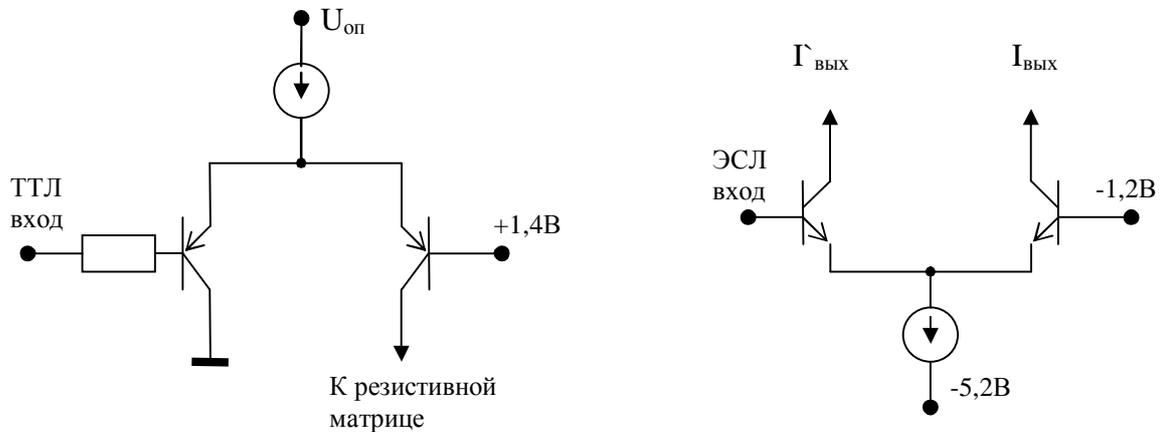


Рис.8. TTL и ЭСЛ переключатели тока.

КМОП цифро-аналоговые преобразователи в подавляющем большинстве случаев строятся по схеме, приведенной на рис.7. Точковый выход $I_{\text{ВЫХ}}$ подключается к виртуальному нулю инверсного операционного усилителя, а выход $I'_{\text{ВЫХ}}$ – к «земле». Сопротивление открытых МОП переключателей компенсируется введением в обратную связь аналогичного МОП транзистора последовательно с резистором R .

Для высококачественных ЦАП БиМОП – технология предлагает преимущества малой рассеиваемой мощности КМОП цифровых схем с высоким быстродействием и малым выбросом («гличем») биполярных переключателей. Типичный БиКМОП переключатель приведен на рис.9.

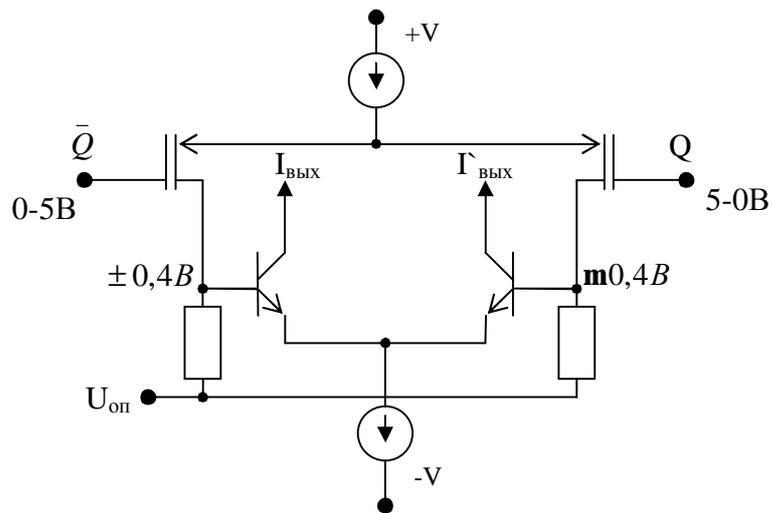


Рис.9. Схема БиКМОП переключателя тока

Динамические параметры ЦАП относятся к изменению выходной величины при переключении входного кода (переходная характеристика). Трудно рассчитать влияние каждого из этих параметров в частотной области и практически невозможно, если рассматривать их комбинации. Эффекты переходной характеристики, связанные со скоростью нарастания, не столь просты, как в линейных схемах из-за присутствия выбросов (glitch impulse) и конечного времени установления. Глич определяется как площадь выброса выходного сигнала при переключении (рис.10). Причиной гличей является не одновременность переключения отдельных битов ЦАП и конечность времени переключения, причем худшей считается ситуация при замене максимального числа единиц младших разрядов единицей старшего (главный межкодовый переход 01..11→10..00).

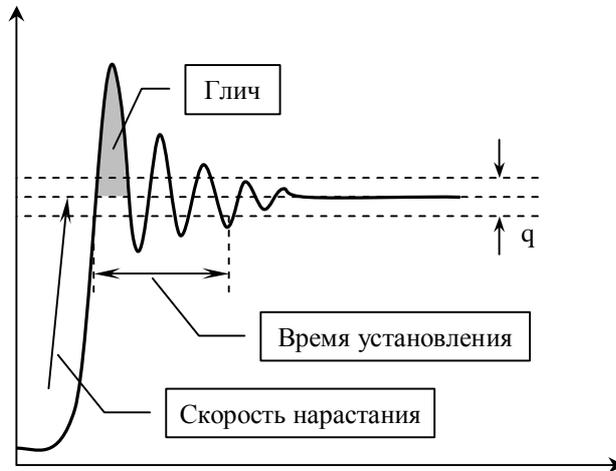


Рис.10.

Архитектура ЦАП сильно влияет на величину выбросов. Общепринятым на данный момент является применение встроенного регистра кода перед матрицей переключателей, что обеспечивает отсутствие различий во времени распространения для разных разрядов данных.

Время установления определяется, как время, за которое сигнал после выброса перестанет выходить за пределы определенной величины (в разной литературе — 1/2 или 1 от величины младшего разряда). Существует зависимость скорости нарастания, времени установления, величины гличей от параметров нагрузки. Паразитные емкости деталей схемы и емкость монтажа ухудшают эти параметры. Всплески выходного сигнала при изменении данных на входе, наводки тактовой серии также вносят искажения в выходной спектр.

Методы подавления гличей

Если не рассматривать объем оборудования, стоимость, рассеиваемую мощность и паразитную емкость, то идеальный N-разрядный ЦАП с минимальными выбросом будет содержать $2N-1$

одинаковых токовых переключателей, (2^N-1) -разрядный регистр и дешифратор типа «термометр» (Рис.11).

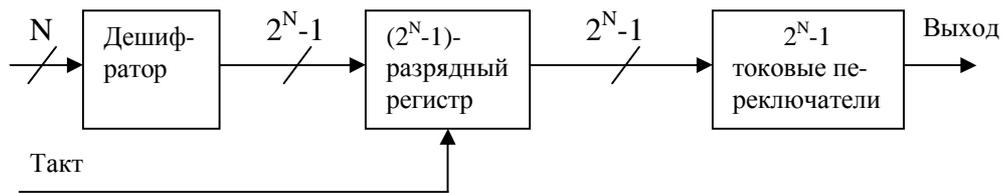


Рис.11. Структура идеального ЦАП

Сегментированные ЦАП

В выше рассмотренной структуре глича, появляющиеся при переключении соседних уровней, являются кодонезависимыми, так как только два переключателя меняют свое состояние. Приведенная схема не является практической для ЦАП высокого разрешения, но значительного сокращения величины выбросов можно добиться, если применить этот концептуальный подход к нескольким старшим значащим разрядам (СЗР).

Структурная схема 18-разрядного аудио-ЦАП, в котором для достижения высокой линейности и малых искажений используется комбинация сегментации и R-2R матрицы, приведена на рис.12. 18-разрядный входной код заносится во входной регистр, после чего 4 старших разряда декодируются с помощью дешифратора в 15-разрядный код «термометра». Этот код и 14 оставшихся младших значащих разрядов (МЗР) входного кода фиксируются в 29-разрядном регистре управления ключами. Каждая из 15-ти декодируемых линий управляет одинаковыми токовыми ключами. 14 МЗР управляют обычным двоично-взвешенным R-2R ЦАП.

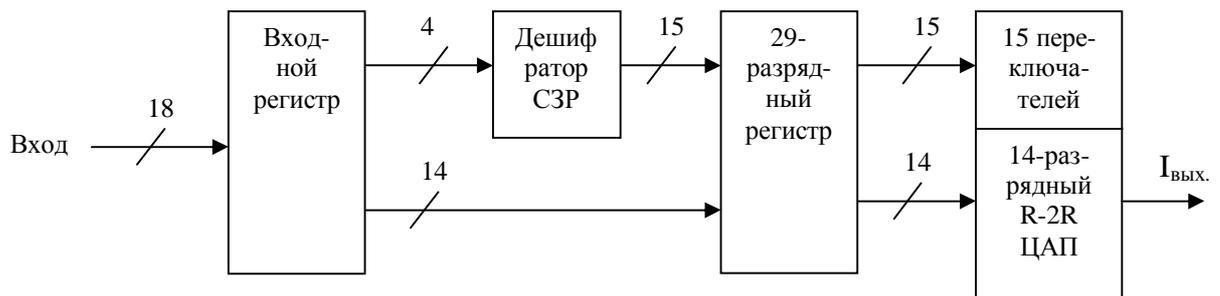
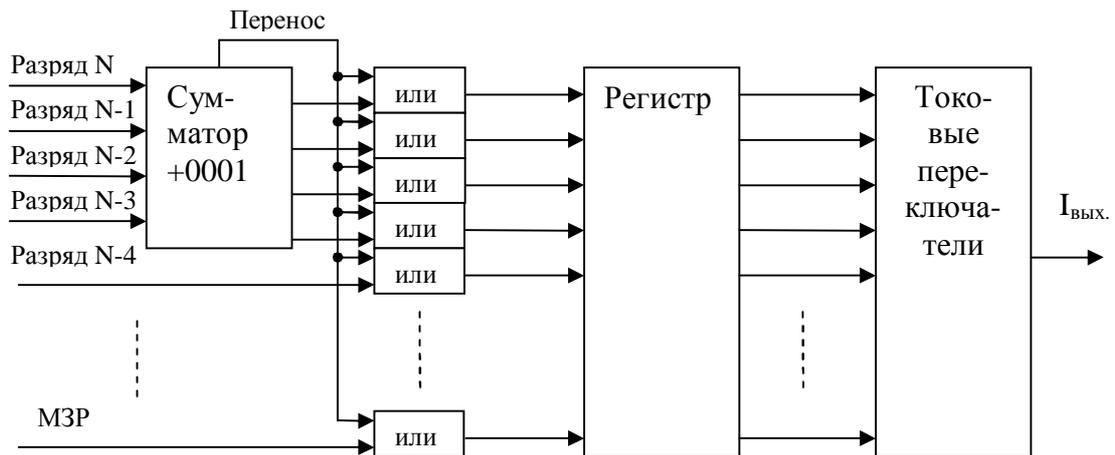


Рис.12. Структурная схема сегментированного ЦАП.

ЦАП с цифровым смещением

Как уже отмечалось ранее наиболее мощный кодозависимый выброс происходит в середине шкалы ЦАП при замене максимального числа единиц младших разрядов единицей старшего (главный межкодовый переход $01..11 \rightarrow 10..00$). В аудио системах, которые оперируют с биполярными сигналами, шум глича в середине шкалы особенно вреден, поскольку он вносит искажения в очень низкие уровни сигнала. Если ввести небольшое цифровое смещение ко входу ЦАП, шум глича середины шкалы будет появляться при больших уровнях выходного сигнала, что объективно менее неприятно. К сожалению, один конец диапазона (FS) ЦАП будет урезан на величину, равную введенному смещению (Рис.13).



	Вход	Выход	
	0000...0	0001...0	} 8/16 FS
Середина шкалы	0111...1	1000...1	
	1000...0	1001...0	} 7/16 FS
	1110...1	1111...1	

Рис.13. Структурная схема ЦАП с цифровым смещением.

В ряде аудио ЦАП с целью улучшения характеристик используют одновременно сегментирование старших разрядов и цифровое смещение.

ЦАП с устройством выборки и хранения

Кодозависимые выбросы ЦАП могут эффективно подавляться с помощью устройства выборки и хранения (УВХ). Применение УВХ поясняется на рис.14. Выбросы переключения УВХ являются кодонезависимыми и могут легко устраняться аналоговой фильтрацией выходного сигнала УВХ.

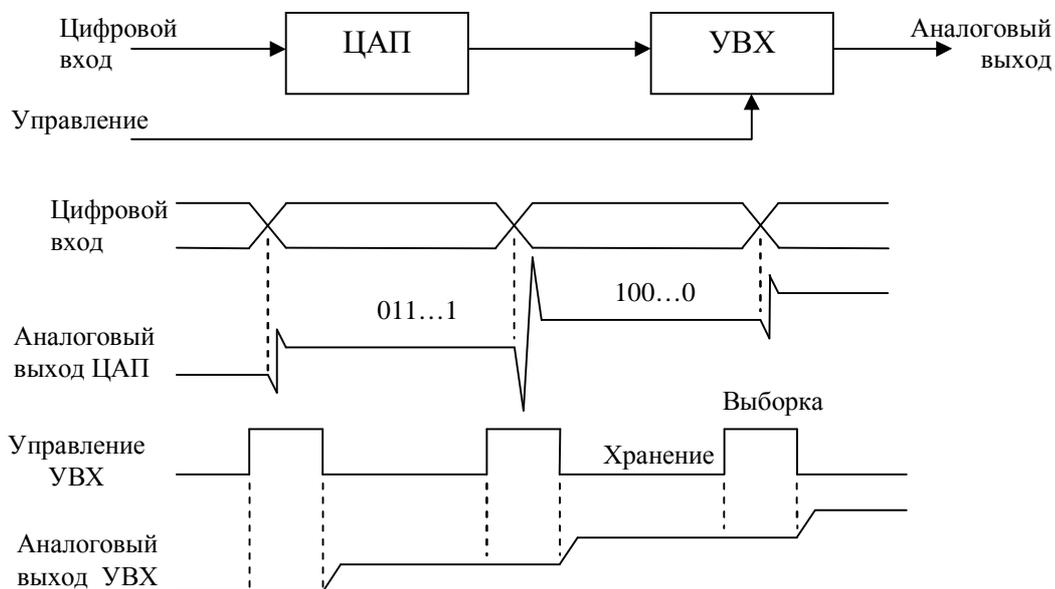


Рис.14. Структурная схема и временная диаграмма, поясняющие применение УВХ в ЦАП.

Умножающие ЦАП

Теоретически все ЦАП формируют выходной ток или напряжение пропорционально используемому опорному напряжению и входному цифровому коду. Умножающий ЦАП – это просто ЦАП, у которого опорное напряжение может меняться внешне в заданном диапазоне (Рис.15).

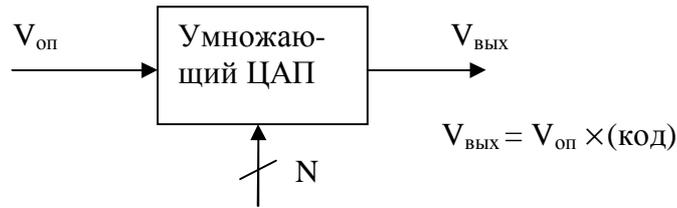


Рис.15. Принцип организации умножающего ЦАП.

Умножающий ЦАП может использоваться как цифровой потенциометр или как усилитель с программируемым коэффициентом усиления. Способность цифрового управления амплитудой переменных сигналов зависит от полосы пропускания входа опорного напряжения. Для использования в качестве универсального управляемого аттенюатора ЦАП должен работать с положительным, отрицательным и нулевым опорным напряжением.

Логарифмические ЦАП.

Логарифмический ЦАП – это умножающий ЦАП с коэффициентом усиления, пропорциональным экспоненте цифрового кода. Равные изменения цифрового кода производят равные отношения изменения аналогового усиления. Другими словами, вес МЗР выражается в дБ относительно всего диапазона. Линейный ЦАП может быть использован для формирования логарифмической функции ослабления, что поясняется на рис.16 для 6-ти разрядного ЦАП.

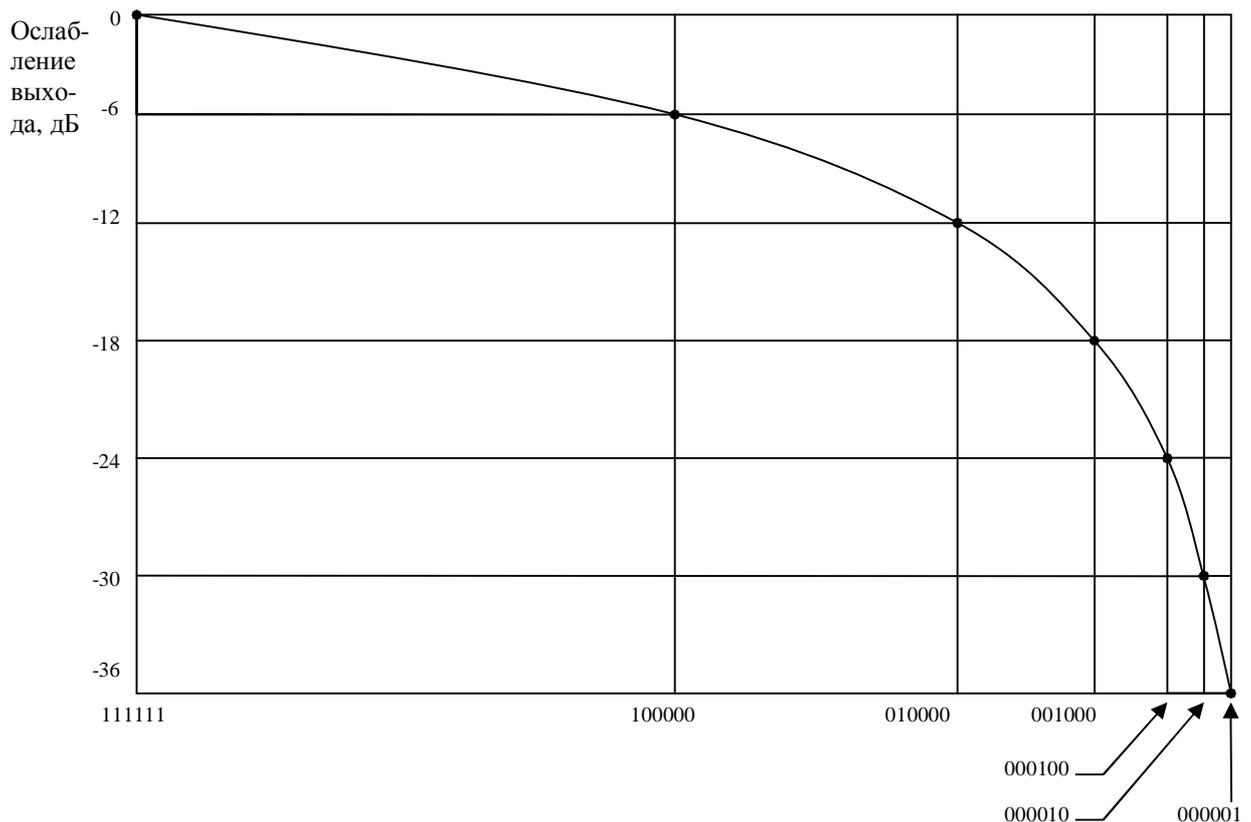


Рис.16. Организация логарифмической зависимости ослабления селекцией кодов линейного ЦАП.

Из приведенного примера следует, что логарифмическая зависимость обеспечивается только 7 из 64 возможных входных кодов. Эти 7 комбинаций могут идентифицироваться 3-разрядным кодом, а необходимое кодопреобразование может быть выполнено простым устройством декодирования, в частности ПЗУ. В приведенном примере вес МЗР равен 6дБ.

На рис.17 приведена структурная схема 8-ми разрядного логарифмического ЦАП, который ослабляет входной сигнал в диапазоне 0 – 88,5дБ с шагом 0,375дБ. В этом ЦАП входной код 0 соответствует 0дБ ослаблению, входной код 239 соответствует 88,5дБ. Для входных кодов от 240 до 255 выход ЦАП равен нулю.



Рис.17. Структурная схема 8-ми разрядного логарифмического ЦАП.

Сигма-дельта ЦАП

Сигма-дельта цифро-аналоговое преобразование – это обратный процесс рассмотренного ранее сигма-дельта аналого-цифрового преобразования. Основные элементы сигма-дельта ЦАП приведены в структурной схеме на рис.18.

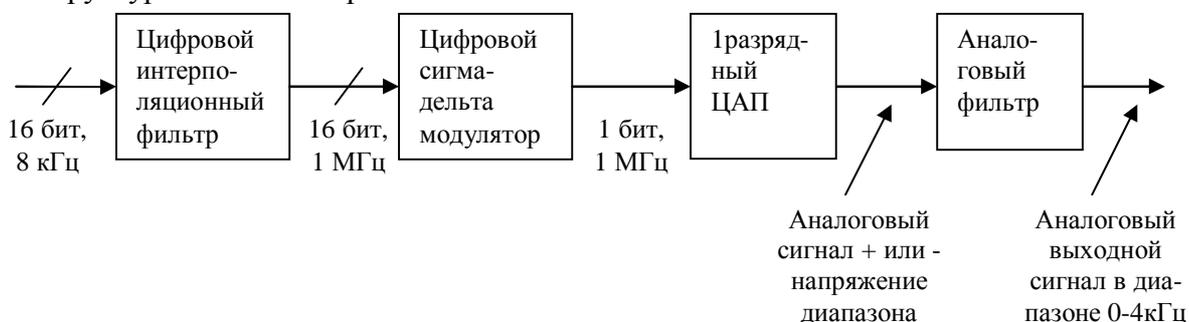


Рис.18. Структурная схема сигма-дельта ЦАП.

Пример на рисунке дан для ЦАП, на вход которого поступают 16-разрядные данные частотой 8 кГц, а на выходе формируется сигнал звукового диапазона в полосе частот 0-4 кГц. Цифровой интерполяционный фильтр увеличивает частоту выборок формируемого сигнала до 1,024МГц (коэффициент перевыборки 128), т.е. реконструирует входной цифровой сигнал в новый более высокочастотный сигнал. Цифровой сигма-дельта модулятор формирует из входных 16-разрядных слов поток данных частотой 1,024МГц, но уменьшенной до 1 бита разрядности. Передаточная функция реализована в цифровом домене фильтром с бесконечной импульсной характеристикой. Как и в сигма-дельта АЦП, выходные сигналы одноразрядного ЦАП имеют смысл только при их усреднении каким-либо образом. Кроме того, необходимо устранить шум квантования, который присутствует в высокочастотной области, а также устранить любые спектральные составляющие за пределами частоты Найквиста. Аналоговый сглаживающий фильтр выполняет эти функции обычно в несколько этапов.

Сигма-дельта ЦАП обладают идеальной архитектурой для интегральных микросхем обработки сигналов, где требуется на уровне кристалла интеграция функций АЦП, ЦАП и сигнальных процессоров.

